

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 10042559
PUBLICATION DATE : 13-02-98

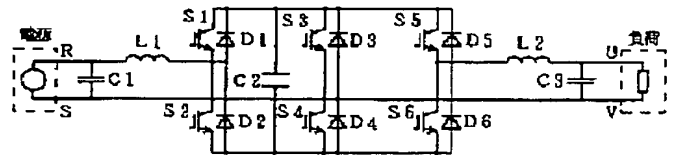
APPLICATION DATE : 22-07-96
APPLICATION NUMBER : 08191754

APPLICANT : FUJI ELECTRIC CO LTD;

INVENTOR : KUROKI KAZUO;

INT.CL. : H02M 5/12 H02J 3/00 H02M 7/5387

TITLE : STEP-UP/DOWN TYPE POWER
CONTROLLER



ABSTRACT : PROBLEM TO BE SOLVED: To conduct voltage step-up/down sequentially, by connecting switching elements inversely-parallel to respective diodes of a three-phase bridge circuit constituted, so that serially-connected circuits of anode terminals and cathode terminals in the diodes are connected in parallel to each other, and connecting to a power source and a load through a reactor and a capacitor.

SOLUTION: A three-phase bridge circuit consists of by connecting serially- connected circuits of anode terminals of diodes D1, D3 and D5, and cathode terminals of diodes D2, D4 and D6, in parallel to each other. Switching elements S1 to S6 are connected inversely-parallel with the respective diodes D1 to D6. It is connected to a single-phase power source through a reactor L1 and a capacitor C1, and connected to a single-phase load through a reactor L2 and a capacitor C3. A capacitor C2 is connected between a positive electrode and a negative electrode of the bridge circuit. Voltage step-up/down is conducted by selecting on or off of the switching elements S1 to S6. Changing sequentially from zero volt to a voltage higher than power supply voltage can be made.

COPYRIGHT: (C)1998,JPO

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-42559

(43) 公開日 平成10年(1998) 2月13日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 5/12			H 0 2 M 5/12	D
H 0 2 J 3/00			H 0 2 J 3/00	E
H 0 2 M 7/5387		8110-5H	H 0 2 M 7/5387	Z

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平8-191754

(22) 出願日 平成8年(1996) 7月22日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 大熊 康浩

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 黒木 一男

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

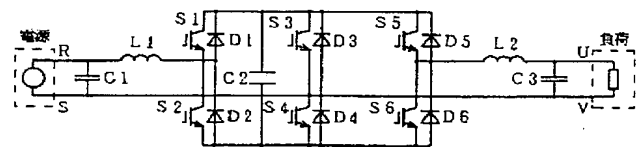
(74) 代理人 弁理士 松崎 清

(54) 【発明の名称】 昇降圧形電力調整装置

(57) 【要約】

【課題】 変圧器を用いることなく、負荷に0から入力交流電圧より高い電圧まで連続的かつ無瞬断で供給可能とする。

【解決手段】 ダイオードD1とD2、D3とD4、D5とD6からなる第1、第2、第3の直列回路を並設して構成される3相ブリッジ回路のD1～D6には夫々スイッチング素子S1～S6を逆並列に接続し、かつ、第1の直列回路の直列接続点にはリアクトルL1を介して単相交流電源の一方の端子を、第3の直列回路の直列接続点にはリアクトルL2を介して単相負荷の一方の端子を、第2の直列回路の直列接続点には直接単相交流電源、単相負荷の各他方の端子を夫々接続し、さらに、3相ブリッジ回路の正、負極間にはコンデンサC2を、また、単相交流電源、単相負荷と並列に夫々コンデンサC1、C3を接続して構成する。



【特許請求の範囲】

【請求項1】 第1ダイオードのアノード端子と第2ダイオードのカソード端子を接続した第1のダイオード直列回路と、第3ダイオードのアノード端子と第4ダイオードのカソード端子を接続した第2のダイオード直列回路と、第5ダイオードのアノード端子と第6ダイオードのカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、前記第1のダイオード直列回路の直列接続点には第1のリアクトルを介して単相交流電源の一方の端子を、前記第3のダイオード直列回路の直列接続点には第2のリアクトルを介して単相負荷の一方の端子を、前記第2のダイオード直列回路の直列接続点は直接前記単相交流電源および単相負荷の各他方の端子に、前記3相ブリッジ回路の正極、負極間には第1のコンデンサを、単相交流電源と並列に第2のコンデンサを、単相負荷と並列に第3のコンデンサを、それぞれ接続したことを特徴とする昇降圧形電力調整装置。

【請求項2】 第1ダイオードのアノード端子と第2ダイオードのカソード端子を接続した第1のダイオード直列回路と、第3ダイオードのアノード端子と第4ダイオードのカソード端子を接続した第2のダイオード直列回路と、第5ダイオードのアノード端子と第6ダイオードのカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した第1の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、第7ダイオードのアノード端子と第8ダイオードのカソード端子を接続した第4のダイオード直列回路と、第9ダイオードのアノード端子と第10ダイオードのカソード端子を接続した第5のダイオード直列回路と、第11ダイオードのアノード端子と第12ダイオードのカソード端子を接続した第6のダイオード直列回路とを互いに並列接続した第2の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、前記第1の3相ブリッジ回路の第1のダイオード直列回路の直列接続点には第1のリアクトルを介して3相交流電源の第1相の端子を、前記第3のダイオード直列回路の直列接続点には第2のリアクトルを介して3相出力の第1相の端子を、前記第2のダイオード直列回路の直列接続点には3相交流電源の第2相の端子と3相出力の第2相の端子を、前記第2の3相ブリッジ回路の第4のダイオード直列回路の直列接続点には第3のリアクトルを介して3相交流電源の第3相の端子を、前記第6のダイオード直列回路の直列接続点には第4のリアクトルを介して3相出力の第3相の端子を、前記第5のダイオード直列回路の直列接続点には前記第1の3相ブリッジ回路の第2のダイオード直列回路と同一の端子を、第1、第2の3相ブリッジ回路の正、負極端子間にはそれぞれ第1、第2のコンデンサを、前記3相交流電

源の第1、第2相間および第2、第3相間にはそれぞれ第3、第4のコンデンサを、前記3相出力の第1、第2相間および第2、第3相間にはそれぞれ第5、第6のコンデンサを、接続したことを特徴とする昇降圧形電力調整装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、交流電源を電圧制御または電力制御して負荷に供給する昇降圧形電力調整装置の改良に関する。

【0002】

【従来の技術】この種の昇降圧形電力調整装置としては、サイリスタや接点スイッチと変圧器を組み合わせたものが知られている。図5にサイリスタと変圧器を組み合わせた第1の従来例を示す。同図では、電源と、サイリスタ1、2を逆並列に接続したスイッチ回路と、変圧器1次巻線とが直列に、また、変圧器2次巻線間に負荷が、それぞれ接続されて構成されている。このような構成において、交流電圧が正の半周期では、サイリスタ2を位相制御することにより、変圧器の1次側には位相制御された正弦波の一部が印加される。このとき、変圧器の巻数比を1:nとすると、2次側には位相制御された波形のn倍の電圧が出力され、負荷に印加される。なお、負の半周期にはサイリスタ1を位相制御することで正の半周期の場合と同様、負荷には位相制御された電圧のn倍の電圧が印加される。

【0003】図6に接点スイッチと単巻変圧器を組み合わせた第2の従来例を示す。ここでは、単巻変圧器の入力は電源に、単巻変圧器の出力の各タップは接点スイッチを介して負荷の一方の端子に、単巻変圧器のもう一方の端子は負荷のもう一方（他方）の端子に、それぞれ接続されている。このような構成において、接点スイッチSW1からSWmは出力指令に応じてどれか1つをオンさせる。これにより、負荷には電源電圧をタップの変圧比倍した電圧が印加される。例えば、SW1のタップがn倍のとき、SW1がオンすると、負荷には電源電圧にn倍の電圧が印加されることになる。

【0004】

【発明が解決しようとする課題】従来の装置では、サイリスタや接点スイッチと変圧器を組み合わせることで出力電圧または電力を調整しているため、第1の従来例では下記のような問題がある。

(1) 位相制御による電圧歪みが大きい。

(2) 負荷に歪み電圧を供給するため、入力電流も歪み波形となる。

(3) 位相制御を行なうので、電源容量は負荷容量の数倍必要となる。

(4) 電源電圧より高い電圧を発生させるための商用変圧器が必要で、質量、体積が大きく装置の小形、軽量化の妨げとなる。また、歪み波形に対する耐量が必要で、

正弦波印加の変圧器に比べて高価である。

【0005】また、第2の従来例では、以下のような問題がある。

(イ) 単巻変圧器のタップ切換方式であるため、接点の寿命が短い。

(ロ) 単巻変圧器のタップ数に応じた出力分解能しか持たず、ステップ状の調節しかできない。

(ハ) 接点の切換時に瞬停（瞬断）が生じる。

したがって、この発明の課題は入力電源容量を負荷容量と等しくするとともに電流歪みを無くし、かつ、変圧器を用いることなく負荷に0Vから入力より高い電圧までを連続的に無瞬断で供給できるようにすることにある。

【0006】

【課題を解決するための手段】このような課題を解決すべく、請求項1の発明では、第1ダイオードのアノード端子と第2ダイオードのカソード端子を接続した第1のダイオード直列回路と、第3ダイオードのアノード端子と第4ダイオードのカソード端子を接続した第2のダイオード直列回路と、第5ダイオードのアノード端子と第6ダイオードのカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、前記第1のダイオード直列回路の直列接続点には第1のリアクトルを介して単相交流電源の一方の端子を、前記第3のダイオード直列回路の直列接続点には第2のリアクトルを介して単相負荷の一方の端子を、前記第2のダイオード直列回路の直列接続点は直接前記単相交流電源および単相負荷の各他方の端子に、前記3相ブリッジ回路の正極、負極間には第1のコンデンサを、単相交流電源と並列に第2のコンデンサを、単相負荷と並列に第3のコンデンサを、それぞれ接続するようにしている。

【0007】また、請求項2の発明では、第1ダイオードのアノード端子と第2ダイオードのカソード端子を接続した第1のダイオード直列回路と、第3ダイオードのアノード端子と第4ダイオードのカソード端子を接続した第2のダイオード直列回路と、第5ダイオードのアノード端子と第6ダイオードのカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した第1の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、第7ダイオードのアノード端子と第8ダイオードのカソード端子を接続した第4のダイオード直列回路と、第9ダイオードのアノード端子と第10ダイオードのカソード端子を接続した第5のダイオード直列回路と、第11ダイオードのアノード端子と第12ダイオードのカソード端子を接続した第6のダイオード直列回路とを互いに並列接続した第2の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子を接続し、前記第1の3相ブリッジ回路の第1のダイオード直列回路の直列接続点には

第1のリアクトルを介して3相交流電源の第1相の端子を、前記第3のダイオード直列回路の直列接続点には第2のリアクトルを介して3相出力の第1相の端子を、前記第2のダイオード直列回路の直列接続点には3相交流電源の第2相の端子と3相出力の第2相の端子を、前記第2の3相ブリッジ回路の第4のダイオード直列回路の直列接続点には第3のリアクトルを介して3相交流電源の第3相の端子を、前記第6のダイオード直列回路の直列接続点には第4のリアクトルを介して3相出力の第3相の端子を、前記第5のダイオード直列回路の直列接続点には前記第1の3相ブリッジ回路の第2のダイオード直列回路と同一の端子を、第1、第2の3相ブリッジ回路の正、負極端子間にはそれぞれ第1、第2のコンデンサを、前記3相交流電源の第1、第2相間および第2、第3相間にはそれぞれ第3、第4のコンデンサを、前記3相出力の第1、第2相間および第2、第3相間にはそれぞれ第5、第6のコンデンサを、接続するようにしている。

【0008】

【発明の実施の形態】図1はこの発明の第1の実施の形態を示す回路図である。図1からも明らかなように、この回路はダイオードD1のアノード端子とダイオードD2のカソード端子を接続した第1のダイオード直列回路と、ダイオードD3のアノード端子とダイオードD4のカソード端子を接続した第2のダイオード直列回路と、ダイオードD5のアノード端子とダイオードD6のカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した3相ブリッジ回路の、すべてのダイオードにはそれぞれ逆並列にスイッチング素子S1、S2、S3、S4、S5、S6を接続し、上記第1のダイオード直列回路の直列接続点にはリアクトルL1を介して単相交流電源の一方の端子例えば端子Rを、上記第3のダイオード直列回路の直列接続点にはリアクトルL2を介して単相負荷の一方の端子例えば端子Uを、前記第2のダイオード直列回路の直列接続点は直接前記単相交流電源および単相負荷の各他方の端子（例えばS、V）に、前記3相ブリッジ回路の正極（P）、負極（N）間にはコンデンサC2を、この単相交流電源と並列にコンデンサC1を、単相負荷と並列にコンデンサC3を、それぞれ接続して構成される。

【0009】図1の降圧動作について、図2を参照して説明する。図2に示す電源電圧 V_{in} が正の半サイクルにおいてスイッチング素子S1、S4がオン状態のとき、スイッチング素子S5をオンさせると、負荷には、電源（R）→リアクトルL1→ダイオードD1→スイッチS5→リアクトルL2→負荷→電源（S）の経路で電源が印加されるとともに電流が流れる。このとき、電圧と電流の位相が異なる場合（電圧が正、電流が負）、電流は、電源（S）→負荷→リアクトルL2→ダイオードD5→スイッチS1→リアクトルL1→電源（R）の経

路で流れる。次に、スイッチング素子S5をオフさせてスイッチング素子S6をオンさせると、電源から負荷への電圧印加経路が断たれ、出力電圧は零となる。このとき、負荷側の電流は、負荷→スイッチS4→ダイオードD6→リアクトルL2→負荷の経路で環流する。このとき、電圧と電流の位相が異なる場合（電圧が正、電流が負）、負荷側の電流は、負荷→リアクトルL2→スイッチS6→ダイオードD4→負荷の経路で環流する。このような動作を高周波で繰り返すことで、負荷には図2のような出力電圧 V_{out} が印加される。このとき、スイッチS5とS6のオン、オフ比は、図2に示す出力電圧指令に比例する降圧指令 V_{down} とキャリア信号との比較により得られる降圧PWM信号で決定される。また、負荷に印加される電圧が正弦波になるのは、L2とC3がフィルタとして働き、入力電圧を裁断した V_{out}' を平滑するためである。

【0010】次に、電源電圧 V_{in} が負の半サイクルにおいてスイッチング素子S2、S3がオン状態のとき、スイッチング素子S6をオンさせると、負荷には、電源(S)→負荷→リアクトルL2→スイッチS6→ダイオードD2→リアクトルL1→電源(R)の経路で電源が印加されるとともに電流が流れる。このとき、電圧と電流の位相が異なる場合（電圧が負、電流が正）、電流は、電源(R)→リアクトルL1→スイッチS2→ダイオードD6→リアクトルL2→負荷→電源(S)の経路で流れる。次に、スイッチング素子S6をオフさせてスイッチング素子S5をオンさせると、電源から負荷への電圧印加経路が断たれて出力電圧は零となる。このとき、負荷側の電流は、負荷→リアクトルL2→ダイオードD5→スイッチS3→負荷の経路で環流する。このとき、電圧と電流の位相が異なる場合（電圧が負、電流が負）、負荷側の電流は、負荷→ダイオードD3→スイッチS5→リアクトルL2→負荷の経路で環流する。このような動作を高周波で繰り返すことで、負荷には図2のような出力電圧 V_{out} が印加される。このとき、スイッチS5とS6のオン、オフ比は正の半周期と同様、図2に示す出力電圧指令に比例する降圧指令 V_{down} とキャリア信号との比較により得られる降圧PWM信号で決定される。また、負荷に印加される電圧が正弦波になるのは、L2とC3がフィルタとして働き、入力電圧を裁断した V_{out}' を平滑するためであるのも、正の半周期の場合と同様である。

【0011】図1における昇圧動作について、図3を参照して説明する。図3に示す電源電圧 V_{in} が正の半サイクルにおいてスイッチング素子S4、S5がオン状態のとき、スイッチング素子S2をオンさせると、リアクトルL1には、電源(R)→リアクトルL1→スイッチS2→ダイオードD4→電源(S)の経路でエネルギーが蓄積される。次いで、スイッチング素子S2をオフさせると、出力端子UV間のコンデンサC3には、リアク

トルL1に蓄えられたエネルギーが、電源(R)→リアクトルL1→ダイオードD1→スイッチS5→リアクトルL2→コンデンサC3→電源(S)の経路で V_{in} と同極性に充電され、C3すなわち負荷には正の電圧が印加される。このとき、S2のオフと同時にS1をオンさせることで、電源の電圧と電流の位相が異なる場合でも、電流を連続的に流すことが可能となる。このような動作を高周波で繰り返すことで、出力電圧すなわち負荷には図3に示すように、入力電圧よりも高い出力電圧 V_{out} が印加される。このとき、スイッチS1とS2のオン、オフ比は、図3に示す出力電圧指令に比例する昇圧指令 V_{up} とキャリア信号との比較により得られる昇圧PWM信号で決定できる。また、L1の電流は図3に I_{L1} として示すようにリップルを持った電流となるが、L1とC1がフィルタとして動作するため、入力電流はリップルのない正弦波となる。さらに、コンデンサC3の容量が小さい場合は、図3に点線で示す V_{out}' のように、電圧波形にリップルが含まれることは自明である。

【0012】次に、電源電圧 V_{in} が負の半サイクルにおいてスイッチング素子S3、S6がオン状態のとき、スイッチング素子S1をオンさせると、リアクトルL1には、電源(S)→ダイオードD3→スイッチS1→リアクトルL1→電源(R)の経路でエネルギーが蓄積される。次いで、スイッチング素子S1をオフさせると、出力端子UV間のコンデンサC3には、リアクトルL1に蓄えられたエネルギーが、電源(S)→コンデンサC3→リアクトルL2→スイッチS6→ダイオードD2→リアクトルL1→電源(R)の経路で、 V_{in} と同極性に充電され、C3すなわち負荷には負の電圧が印加される。このとき、S1のオフと同時にS2をオンさせることで、電源の電圧と電流の位相が異なる場合でも、電流を連続的に流すことが可能となる。このような動作を高周波で繰り返すことで、出力電圧すなわち負荷には図3に示すように、入力電圧よりも高い出力電圧 V_{out} が印加される。このとき、正の半サイクルと同様、スイッチS1とS2のオン、オフ比は、図3に示す出力電圧指令に比例する昇圧指令 V_{up} とキャリア信号との比較により得られる昇圧PWM信号で決定できる。また、L1の電流は、図3に I_{L1} として示すようにリップルを持った電流となるが、L1とC1がフィルタとして動作するため、入力電流はリップルのない正弦波となる。さらに、コンデンサC3の容量が小さい場合は、図3に点線で示す V_{out}' のように、電圧波形にリップルが含まれることになるのも明らかである。

【0013】図4はこの発明の第2の実施の形態を示す回路図である。これは、ダイオードD7のアノード端子とダイオードD8のカソード端子を接続した第1のダイオード直列回路と、ダイオードD9のアノード端子とダイオードD10のカソード端子を接続した第2のダイオード直列回路と、ダイオードD11のアノード端子とダ

イオードD12のカソード端子を接続した第3のダイオード直列回路とを互いに並列接続した第1の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子S7, S8, S9, S10, S11, S12を接続し、ダイオードD13のアノード端子とダイオードD14のカソード端子を接続した第4のダイオード直列回路と、ダイオードD15のアノード端子とダイオードD16のカソード端子を接続した第5のダイオード直列回路と、第11ダイオードD17のアノード端子とダイオードD18のカソード端子を接続した第6のダイオード直列回路とを互いに並列接続した第2の3相ブリッジ回路のすべてのダイオードにはそれぞれ逆並列にスイッチング素子S13, S14, S15, S16, S17, S18を接続し、前記第1の3相ブリッジ回路の第1のダイオード直列回路の直列接続点にはリアクトルL3を介して3相交流電源の第1相(例えばR相)の端子を、前記第3のダイオード直列回路の直列接続点にはリアクトルL4を介して3相出力の第1相(例えばU相)の端子を、前記第2のダイオード直列回路の直列接続点には相交流電源の第2相(例えばS相)の端子と3相出力の第2相(例えばV相)の端子を、前記第2の3相ブリッジ回路の第4のダイオード直列回路の直列接続点にはリアクトルL5を介して3相交流電源の第3相(例えばT相)の端子を、前記第6のダイオード直列回路の直列接続点にはリアクトルL6を介して3相出力の第3相(例えばW相)の端子を、前記第5のダイオード直列回路の直列接続点には前記第1の3相ブリッジ回路の第2のダイオードと同一の端子(S相, V相)を、第1, 第2の3相ブリッジ回路の正, 負極端子間にはそれぞれコンデンサC5, C8を、前記3相交流電源の第1, 第2(R, S)相間および第2, 第3(S, T)相間にはそれぞれコンデンサC4, C7を、前記3相出力の第1, 第2(U, V)相間および第2, 第3(S, T)相間にはそれぞれコンデンサC6, C9を接続して構成される。

【0014】このような構成において、第1の3相ブリッジ回路の各スイッチング素子は3相電源RSを電源、3相負荷UVを負荷として図2, 図3と同様の降圧, 昇圧動作を行ない、第2の3相ブリッジ回路の各スイッチング素子は3相電源STを電源、3相負荷VWを負荷として図2, 図3と同様の降圧, 昇圧動作を行なう。その結果、負荷UVとVWには位相が120度ずれた正弦波が得られ、3相平衡交流の関係からWU間にも正弦波が得られることになる。

【0015】

【発明の効果】この発明によれば、装置の入力電源容量を負荷容量と等しくして電流歪みを無くすることができ、かつ、変圧器を用いることなく負荷に0Vから入力より高い電圧までを連続的に無瞬断で供給することが可能になる。また、変圧器を用いないので装置の小形, 軽量化も可能となる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態を示す回路図である。

【図2】図1における降圧動作を説明する各部波形図である。

【図3】図1における昇圧動作を説明する各部波形図である。

【図4】この発明の第2の実施の形態を示す回路図である。

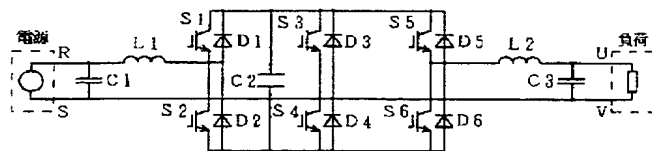
【図5】第1の従来例を示す回路図である。

【図6】第2の従来例を示す回路図である。

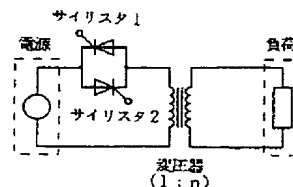
【符号の説明】

S1～S18…スイッチング素子、D1～D18…ダイオード、C1～C9…コンデンサ、L1～L6…リアクトル、SW1～SWm…接点スイッチ。

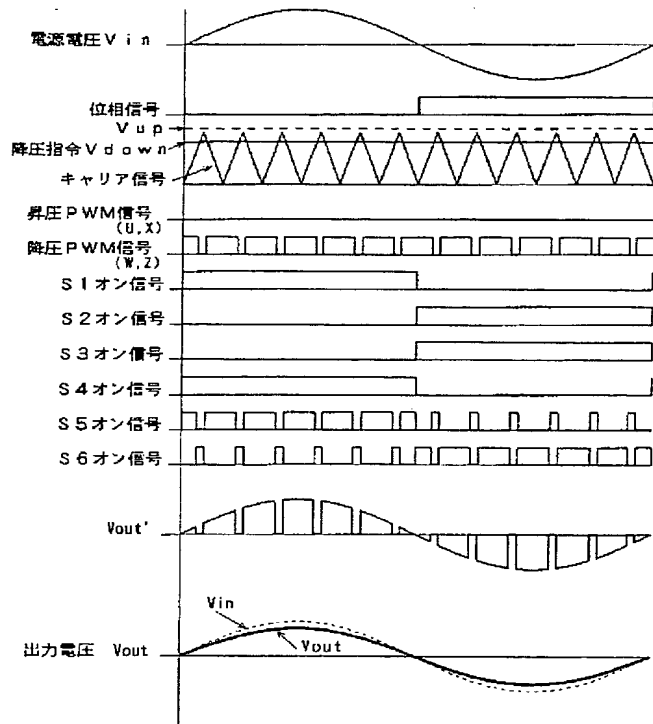
【図1】



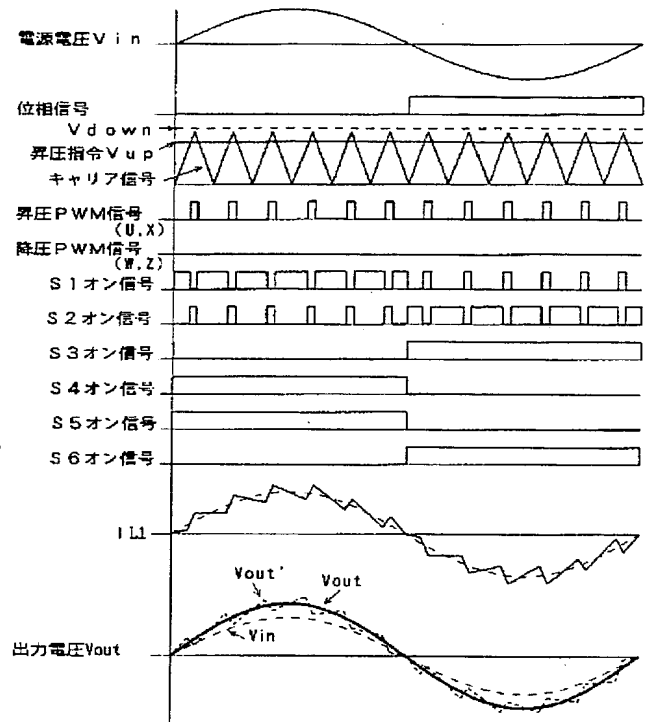
【図5】



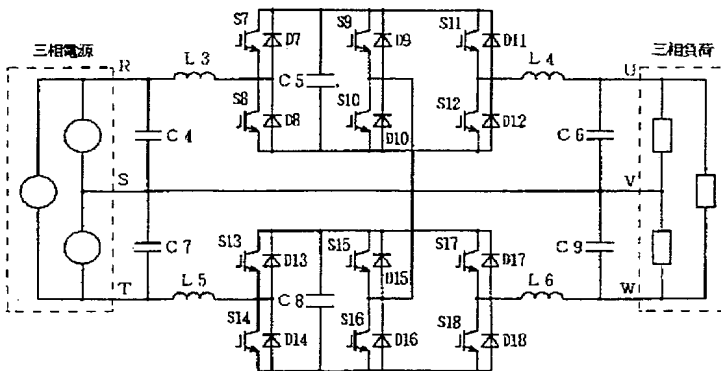
【図2】



【図3】



【図4】



【図6】

